

THIẾT KẾ VÀ THỰC HIỆN BỘ GIAO TIẾP MẠNG CÓ HIỆU NĂNG CAO CHO MẠNG TRÊN CHIP TRÊN FPGA SPARTAN-6

DESIGNING AND IMPLEMENTING A HIGH PERFORMANCE NETWORK INTERFACE FOR THE SPARTAN- 6 FPGA NETWORK ON CHIP

Tác giả: Nguyễn Văn Cường; Phạm Ngọc Nam; Trần Hoàng Vũ

Tóm tắt bằng tiếng Việt:

Thực hiện một hệ thống có hiệu năng cao, hoạt động ổn định dựa trên kiến trúc mạng trên chip (NoC) là một vấn đề cần thiết đáp ứng yêu cầu cho các ứng dụng nhúng hiện đại. Bộ giao tiếp (NI) mạng trong kiến trúc NoC dùng để kết nối giữa bộ định tuyến với bộ xử lý dữ liệu và đóng vai trò rất quan trọng góp phần vào cải thiện hiệu năng cho hệ thống. Trong bài báo này chúng tôi giới thiệu một kiến trúc của bộ giao tiếp mạng trong NoC có hiệu năng cao, hoạt động ổn định. Phương pháp tiếp cận của chúng tôi là sử dụng quá trình ghi và đọc dữ liệu trong bộ đệm một cách song song giúp tăng tốc độ đọc và ghi dữ liệu. Kiến trúc bộ giao tiếp mạng này được chúng tôi mô tả bằng ngôn ngữ Verilog và thực hiện trên Xilinx Spartan6. Kết quả thực nghiệm cho thấy rằng, kiến trúc bộ giao tiếp mạng của chúng tôi đề xuất hoạt động ổn định, hiệu năng cao về các tiêu chuẩn như diện tích, năng lượng tiêu thụ, trễ và thông lượng.

Từ khóa: Hệ thống trên chip; Mạng trên chip; Bộ giao tiếp mạng; trễ; thông lượng.

Tóm tắt bằng tiếng Anh:

Implementing a high performance system with stable operation based on the architecture of network on chip (NoC) is an issue of necessity that meets the requirements of modern embedded applications. The interface network in NoC architecture used to connect between the router and the resource makes an important contribution to the improvement of the system performance. In this paper we present an interface network architecture for NoC which shows high performance and stable operation. Our approach is to employ in parallel the writing and reading data processes in buffer to help increase the speed of writing and reading the data. The interface network model is described by means of the Verilog language and implemented on the Xilinx Spartan-6 board. The experimental results show that our network interface architecture proposes stable operation, high performance in terms of such standards as area, power consumption, latency and throughput.

Key words: Systems on chip; network on chip; network interface; latency; throughput.